

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

PATENT ABSTRACTS OF JAPAN

(11)Publication number : **10-170765**
 (43)Date of publication of application : **26.06.1998**

(51)Int.CI.

G02B 6/42

(21)Application number : **08-326610**

(71)Applicant : **NEC CORP**

(22)Date of filing : **06.12.1996**

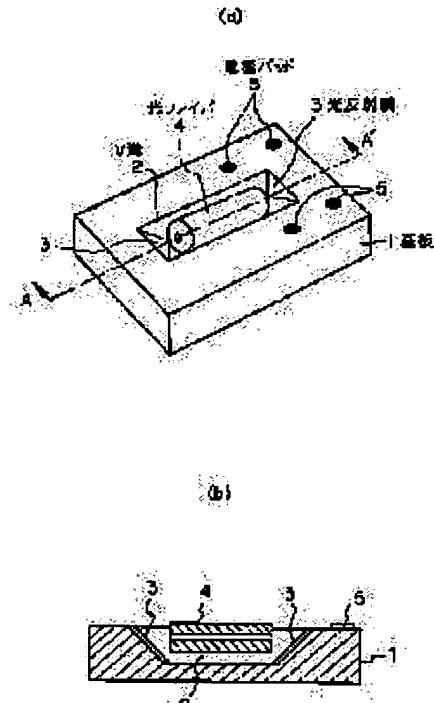
(72)Inventor : **YONEDA ISAO**

(54) OPTICAL WAVEGUIDE

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a waveguide without complexing the mounting form and also without increasing the cost required for optical axial adjustment, by forming a V groove on the substrate surface, forming light reflection films reflecting light on both ends of the V groove and mounting an optical fiber in the V groove.

SOLUTION: The V groove 2 is formed on a silicon substrate 1, and the core wire of the optical fiber 4 cut to a length mountable into the V groove 2 is mounted. The light reflection films 3 made of gold with a high reflectance are formed on the slopes of the V groove 2 opposite to both side end surfaces of the optical fiber 4. The material constituting the light reflection film 3 is constituted so that a chromium thin film is formed on the silicon for improving adhesiveness, and a gold thin film with high reflectance is formed on it. Electrode pads 5 are formed on the surface in the periphery of the optical reflection film 3. By such a structure, since the light is bent by the optical reflection films 3, when the optical fiber 4 is coupled with a light emitting/receiving element of a surface light emission type or a surface incident type, an optical semiconductor element is mounted precisely directly just above the optical reflection film 3 turning a light emitting surface of a light receiving surface upside down on the same substrate.



LEGAL STATUS

[Date of request for examination] **06.12.1996**

[Date of sending the examiner's decision of rejection] **22.12.1998**

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平10-170765

(43)公開日 平成10年(1998)6月26日

(51)Int.Cl.⁶

G 0 2 B 6/42

識別記号

F I

G 0 2 B 6/42

審査請求 有 請求項の数2 O.L (全 6 頁)

(21)出願番号 特願平8-326610

(22)出願日 平成8年(1996)12月6日

(71)出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72)発明者 米田 勤生

東京都港区芝五丁目7番1号 日本電気株
式会社内

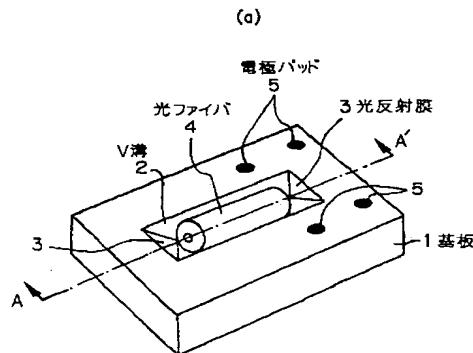
(74)代理人 弁理士 若林 忠

(54)【発明の名称】 光導波路

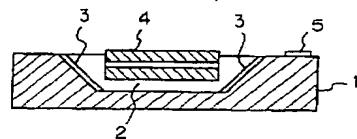
(57)【要約】

【課題】 面発光型のレーザ素子あるいは面入射型の受光素子を光導波路と光結合する場合、平面実装型とする場合でも、実装形態が複雑にならず、かつ光軸調整に必要な製造コストも増大しないような光導波路を提供する。

【解決手段】 基板面にV溝が削成され、V溝の両端に光を反射する光反射膜が形成され、V溝内に光ファイバが実装される構造とすることにより、光がV溝の斜面に形成した光反射膜で折り曲げられるので、光ファイバと面発光型または表面入射型の発光受光素子と結合の場合、光半導体素子を光反射膜の真上に発光面または受光面を下向きに直接同一基板上に精度よく実装することができる。



(b)



【特許請求の範囲】

【請求項1】 光伝送用光モジュールにおける光導波路において、基板面にV溝が削成され、該V溝の両端に光を反射する光反射膜が形成され、前記V溝内に光ファイバが実装されて成ることを特徴とする光導波路。

【請求項2】 光伝送用光モジュールにおける光導波路において、基板面にV溝が削成され、該V溝の両端に光を反射する光反射膜が形成され、前記V溝内に光ファイバが実装され、さらに該光ファイバの少なくとも一方の側に該光ファイバの端面と対向する前記光反射膜との間に光学レンズが実装されて成ることを特徴とする光導波路。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は光導波路に関し、特に光伝送用光モジュールにおける光導波路に関する。

【0002】

【従来の技術】 従来この種の光導波路は基板上に導波路部分を形成し、光は基板側面の導波路端面から横方向に結合する構成で用いられており、予め複数のV溝がウエハ基板上に形成されていた。

【0003】 光導波路と光半導体素子を結合させるために、光導波路を形成した同一基板上に、半田バンプによるセルフアライメント効果を用いて精度よく実装していた。例えば、光導波路の入力側に端面発光型の素子を実装し、出力側に光ファイバを実装するような構成で用いられることがあり、発光素子はセルフアライメント方式で実装し、光ファイバがV溝に実装する形態で用いられていた。

【0004】

【発明が解決しようとする課題】 上述の従来の光導波路は、端面発光型の発光素子、あるいは端面入射型の受光素子との光結合において、相互に導波路端面同士で光結合できるので、平面実装型に適している。しかし、面発光型のレーザ素子あるいは面入射型の受光素子を従来の光導波路と光結合する場合、光の進行方向を直角に折り曲げるか、光半導体素子を光導波路端面に対して垂直に立て実装する必要があり、平面実装型とする場合に実装形態が複雑になり、光軸調整に必要な製造コストが増大して高価になるという問題が生じる。

【0005】 また、従来の光導波路は、光導波路部分を小さな曲率半径で曲げたり、直角に折り曲げたりする場合、光導波路を伝搬する光の一部が導波路の外へ漏れてしまい光伝送損失が生じる原因となるので、導波路部分はできるだけ直線にパターンニング形成する必要があった。そのために、短い距離で光の進む方向を変化させることは困難であった。また、光導波路作製は、複雑なプロセスを経て形成されるため高歩留まりが困難である。

【0006】 そこで、本発明の第1の目的は、光反射膜で光が折り曲げられるので、光ファイバと面発光型ある

いは表面入射型の発光受光素子との結合において、光半導体素子を光反射膜の真上に発光面または受光面を下向きに直接同一基板上に実装することができ、したがって、光半導体素子を導波路とは別の基板に実装する必要がなくなり、部品点数が削減できるようにすることである。

【0007】 また、面発光型あるいは表面入射型の発光受光素子と組み合わせた場合、光軸すれば高さ方向からセルフアライメントの実装精度に有利な水平（面内）の位置ずれに変換することができるので、半田バンプによるセルフアライメントの実装に有利な実装形態にすることを可能にし、これにより光半導体素子と光導波路の光軸を自動的に無調整で一致させ得ることである。

【0008】 第2の目的は、V溝両端の反射角度は、シリコン基板等を異方性エッティングでV溝形成するので常に一定の角度になり、このV溝に搭載する光ファイバの長さに関わらず、反射される光の光軸中心は常に同じで、ファイバの長さ精度は厳しく要求されず、また、光ファイバをV溝内に収納するだけでよいので、容易に作製が可能となり歩留まりを良くすることである。

【0009】 第3の目的は、本発明の光導波路は、それ同士が基板表面に対して垂直方向に結合するので、この導波路を多段接続することが可能になり、また、多段接続する場合、光反射膜を介して光軸が一致するように実装することで効率よく光導波路同士の光接続ができるので、基板の方向を変えるだけで光の方向を自由に変えることが可能で、過剰損失の発生を最小限にすることである。

【0010】

30 【課題を解決するための手段】 本発明の光導波路は、光伝送用光モジュールにおける光導波路において、基板面にV溝が削成され、V溝の両端に光を反射する光反射膜が形成され、V溝内に光ファイバが実装されて成ることを特徴としている。

【0011】 そして、請求項2の光導波路は、さらに光ファイバの少なくとも一方の側に光ファイバの端面と対向する光反射膜との間に光学レンズが実装されて成ることを特徴としている。

【0012】

40 【発明の実施の形態】 次に、本発明の実施の形態例について図面を参照して説明する。

【0013】 図1の(a)は、本発明の光導波路の一実施形態例の構成を示す斜視図、(b)は、(a)の線A-A'断面図、図2の(a)は、本実施形態例に光半導体素子を実装する場合の構成を示す斜視図、(b)は、(a)の光半導体素子を実装した状態の線B-B'断面図、図3の(a)は、本実施形態例を2個組み合わせる場合の構成を示す斜視図、(b)は、(a)の組み合わせた状態のC-C'断面図である。

50 【0014】 図1(a)、(b)に示すように本実施形

態例の光導波路は、シリコン基板1にV溝2を形成し、V溝2に実装できる長さに切った光ファイバ4の芯線を実装する。光ファイバ4の両側の端面に對面したV溝2の斜面には、反射率の高い金による光反射膜3を形成している。光反射膜3を構成する材料は一般に、密着性をよくするためにシリコンの上にクロムの薄膜を形成して、その上に反射率の高い金の薄膜を形成する。光反射膜3の周辺に位置する表面に電極パッド5を形成する。電極パッド5の位置と数は任意に配置して差し支えない。

【0015】一般に基板1の材料はシリコンを使用する。シリコン基板1の両面はSiO₂の酸化膜で覆われており、V溝2は、V溝2となる部分のSiO₂を除去して、残ったSiO₂をマスクにしてKOHでウエットエッティングして形成される。一方、電極パッド5はSiO₂の酸化膜の上にチタン、白金、金の順に蒸着して電極パターンを形成する。もちろん、一枚の基板1に複数のV溝2と電極を形成して、それぞれのV溝2に光ファイバ4を実装した構成にしても差し支えない。

【0016】本発明の光導波路において、光の進む方向に方向性がないので、図1 (b)において左右のいずれから入出力してもかまわない。例えば、光反射膜3の角度が45度で、左から光を入射して右側に出射する場合、光は左側の光反射膜3の真上から基板1表面に垂直な方向から入射すると、左側の光反射膜3を光が反射して横方向に進む。その反射光は光ファイバ4の左側の端面から入射する。光ファイバ4を通過した光は右側の端面から出射して、右側の光反射膜3で反射して真上に出射される。

【0017】図2 (a), (b)は、本実施形態例の光導波路のV溝2の一端の光反射膜3の真上に光半導体素子6の発光面8あるいは受光面9が位置するように光半導体素子6を実装するときの様子を示す。なお、ここから説明するのは、光半導体素子6が発光素子の場合について述べているが、これが受光素子の場合の構成にしても差し支えない。その際は、光の進行方向が逆になるのみである。

【0018】光半導体素子6の表面には、1個の発光面8と4個の電極パッド5が配置されており、光導波路の基板1の表面には、光半導体素子6の電極パッド5の配置と一致するように4個の電極パッドとして半田バンプ7が光反射膜3の近くに配置されている。これらの電極パッド5および半田バンプ7の位置は、光半導体素子6の発光面8から出射された光が光反射膜3を介して光ファイバ4のコアに効率よく結合させるために光軸を一致させて実装できるように、予め精度よく位置決めされている。

【0019】光半導体素子6は、光導波路の基板1表面の電極に形成した金鉢の半田バンプ7で接合している。光半導体素子6は、これらの半田バンプ7と光半導体素

子6の電極パッド5が接するように表を下に向けて仮置きした後、全体を窒素雰囲気中で加熱して半田バンプ7を溶融して接合している。このとき光半導体素子6の実装精度は、溶融した半田バンプ7の表面張力で精度よく接合される。

【0020】光の伝搬する様子を図2 (b)の断面図を用いて説明する。図に示すように発光素子8から出射した光は、下向きに進み右側の光反射膜3で反射され左方向へ進んで、光ファイバ4を伝搬する。その後、光は光10 ファイバ4の右側から出射して右側の光反射膜3で反射されて上向きに出射される。

【0021】図3 (a), (b)は、本実施形態例の2個の光ファイバ4, 14を結合する場合の光導波路の状態を示している。これは、光導波路の基板1を他方の基板11に光ファイバ4, 14の光軸が光反射膜3, 13を介して一致するように実装した形態である。

【0022】2本の光ファイバ4, 14の間の結合は、2枚の光反射膜3, 13で2回折り曲げられて結合する構成となっており、この図示の適用例では、光は一番右側の光反射膜3で反射されて終わりになっているが、このような構成を繰り返すことで、光反射膜3を介して多段接続が可能であることがわかる。

【0023】なお、上述の光ファイバ4または14は、波長の半分の整数倍の長さに切ったマルチモード光ファイバを実装すれば、ファイバの出射光をコリメート光とすることができるので、光反射膜3で反射された光は広がらずに進むという利点がある。この場合においては、光ファイバの長さ以外に構造上格別の差異がないので、図示は省略する。

【0024】次に、本発明の実施形態例について述べた各適用例ごとに、材料、寸法および製造方法等を説明する。

【0025】図1 (a), (b)の実施形態例において、シリコン基板1の大きさは、縦4mm、横4mm、厚さ450μmである。基板1は、熱酸化膜厚1μm付いたシリコンウエハに一括して電極パターン、V溝2、光反射膜3を形成して、必要な大きさに切り出す。電極パターンはチタン、白金、金で構成されていて、V溝2はウエハ表面の熱酸化膜を長さ2mm、幅170μm、40 深さ120μm程度の大きさにバッファードフッ酸で取り除き、水酸化カリウム(KOH)水溶液に浸してシリコンをウエットエッティングして形成する。

【0026】光反射膜3は、V溝2の斜面にクロム500オングストローム、金2000オングストロームの厚さで形成する。光ファイバ4は直径125μm、コア径10μm、長さ1.5mmのシングルモードファイバを1.5mmの長さに細切れにしてV溝2に紫外線硬化型樹脂、熱硬化型樹脂、あるいは半田などで実装固定する。

【0027】次に、図2 (a), (b)は、前述のとお

り本発明の光導波路に光半導体素子6を実装した場合を示す。ここでは、光半導体素子6に表面入射型のPINフォトフォトダイオードを実装した場合である。

【0028】PINフォトフォトダイオードは、インジュウムりんの基板1の表面の中央に受光径70μmの受光面9を配置し、受光面9の周囲には直径70μmの電極を配置して、これらの電極はアノードとカソードの引き出し電極と実装するときの半田接合するパッドを兼ねている。

【0029】PINフォトフォトダイオードを基板1に実装する方法は、シリコン基板1上の電極に形成したAuSn半田バンプ7によって、温度300℃まで加熱溶融して、半田バンプ7の表面張力によるセルフアライメント効果で、精度よく所定の位置に実装する。この場合、平面内の実装精度は±1μm程度、高さ方向の精度は±2μm程度が得られる。接合後の半田バンプ7の高さは50μm程度である。

【0030】次に、図3(a), (b)は、前述のとおり、本実施形態例の光導波路を2段接続する場合を示す。図の下側の基板1にはV溝2を基板1の端まで延長して形成して、基板1の中央付近にできた斜面にだけ光反射膜3を形成する。このV溝2にはピグテール型のような光ファイバ4の片端に光コネクタが付いたコードを実装するのに適している。

【0031】光ファイバ4, 14は基板1, 11の表面からはみ出さないようにV溝2, 12を深くする。導波路の接続が一直線上であれば光反射膜3, 13の角度は任意でも結合する。接続を直線上からずれた方向に接続する場合、光反射膜3, 13の斜面の角度は45度でなければならない。

【0032】次に、第2の実施形態例について説明する。

【0033】図4(a)は、第2の実施形態例の構成を示す斜視図、(b)は、(a)の線D-D'断面図である。

【0034】図4は、第1の実施形態例について説明した光ファイバ4と光反射膜の間にセルフォックレンズ10を配置した形態を示す。このレンズ10は、光ファイバ4の出射光または光ファイバ4への入射光を収束するので、光反射膜3で反射された光は広がらずに進むことができる。なお、図4においてはこのセルフォックレンズ10が光ファイバ4の右側にのみ配置されている場合が示されているが、左右両側に配置されると一層よいことはいうまでもない。

【0035】

【発明の効果】以上説明したように本発明は、光伝送用光モジュールにおける光導波路において、基板面にV溝が削成され、V溝の両端に光を反射する光反射膜が形成され、V溝内に光ファイバが実装されて成る、あるいはさらに光ファイバの少なくとも一方の側に光ファイバの

端面と対向する光反射膜との間に光学レンズが実装されて成る光導波路を提供することにより、次の効果をもたらす。

【0036】1. 光ファイバと光反射膜を組み合わせているので、光を基板表面に対して垂直方向に折り曲げる機能を有し、光は基板表面に対して垂直方向に入射あるいは出射する構成としている。これにより、面発光型あるいは表面入射型の発光受光素子と組み合せた場合、光軸すれば高さ方向からセルフアライメント実装精度に有利な水平(面内)の位置ずれに変換することができる、半田バンプによるセルフアライメント実装に有利な実装形態にすることが可能になる。

【0037】2. 光反射膜で光が折り曲げられるので、光ファイバと面発光型あるいは表面入射型の発光受光素子と結合において、光半導体素子を光反射膜の真上に発光面または受光面を下向きに直接同一基板上に実装することができる。これにより、光半導体素子を導波路とは別の基板に実装する必要がなくなり、部品点数が削減できる。

【0038】3. 光半導体素子は、精度よく形成された電極パッドに置かれた半田バンプとセルフアライメント接合で精度よく実装することができる。これにより、光半導体素子と光導波路の光軸を自動的に無調整で一致させることができる。

【0039】4. V溝両端の反射角度は、シリコン基板等を異方性エッチングでV溝形成するので常に一定の角度にでき、光の光軸中心は常に同じ位置にできる。これにより、V溝に搭載する光ファイバの長さに関わらず、反射される光の光軸中心は常に同じで、ファイバの長さ精度は厳しく要求されず、容易に作製が可能で歩留まりがよくなる。

【0040】5. 本発明の光導波路は、光が基板表面に対して垂直方向に光反射膜で折り曲げられて結合するので、この導波路を多段接続することが可能になり、その場合、光反射膜を介して光軸が一致するように実装することで効率よく光導波路同士の光接続ができる。これにより、基板の方向を変えるだけで光の方向を自由に変えることが可能で、そのため過剰損失の発生を最小限にし得る。

【0041】6. なお、さらに、光ファイバと光反射膜の間に光学レンズを配置した形態の場合には、光ファイバの出射光を収束することができ光反射膜で反射された光は広がらずに進むので、一層高精度の結果が得られる。

【図面の簡単な説明】

【図1】(a)は、本発明の光導波路の一実施形態例の構成を示す斜視図、(b)は、(a)の線A-A'断面図である。

【図2】(a)は、本実施形態例に光半導体素子を実装する場合の構成を示す斜視図、(b)は、(a)の光半

導体素子を実装した状態の線B-B'断面図である。

【図3】(a)は、本実施形態例を2個組み合わせる場合の構成を示す斜視図、(b)は、(a)の組み合わせた状態のC-C'断面図である。

【図4】(a)は、第2の実施形態例の構成を示す斜視図、(b)は、(a)の線D-D'断面図である。

【符号の説明】

- 1, 11 基板
2, 12 V溝

3, 13 光反射膜

4, 14 光ファイバ

5, 15 電極パッド

6 光半導体素子

7 半田バンプ

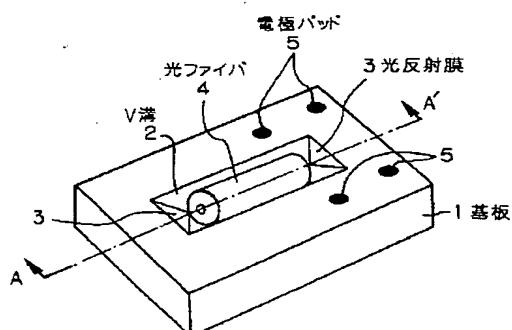
8 発光面

9 受光面

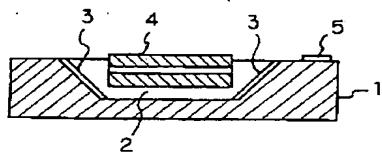
10 セルフォックレンズ

【図1】

(a)

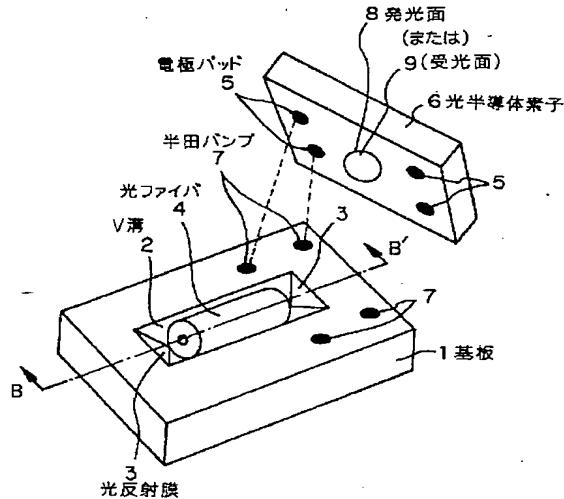


(b)

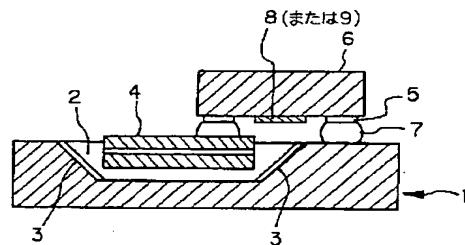


【図2】

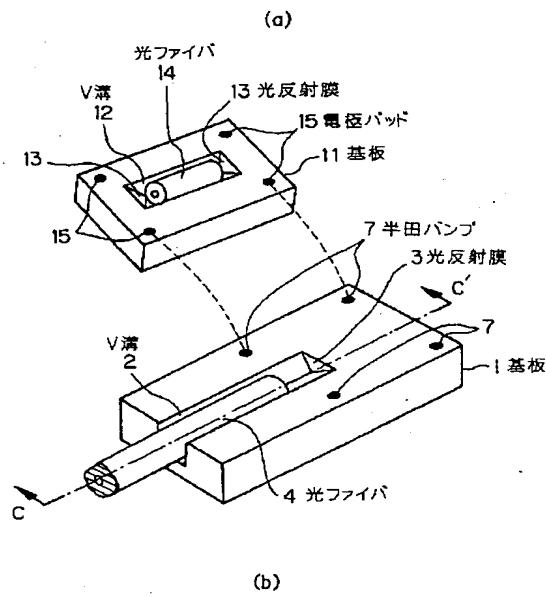
(a)



(b)



【図3】



【図4】

